

19

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 09-283846

(43)Date of publication of application : 31.10.1997

(51)Int.Cl.

H01S 3/18

(21)Application number : 08-114180

(71)Applicant : RICOH CO LTD

(22)Date of filing : 11.04.1996

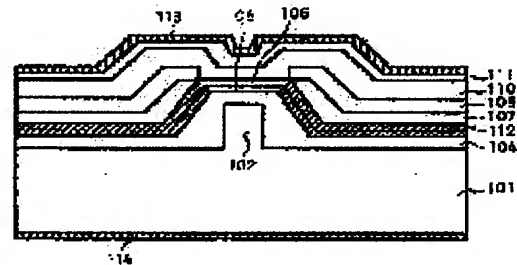
(72)Inventor : TAKAHASHI TAKASHI

(54) SEMICONDUCTOR LASER MANUFACTURING METHOD

(57)Abstract:

PROBLEM TO BE SOLVED: To produce an InGaAsP semiconductor laser having a carrier confining structure in the horizontal direction of an active layer at a single production process, without exposing the side face of the active layer to the outside at the mesa etching.

SOLUTION: A Se-doped n-type InP block layer 107 is crystal-grown selectively at the mesa side face only by setting the doping concn. to about $2 \times 10^{19} \text{cm}^{-3}$. The dopant Se in this block layer 107 diffuses in an n-type InP cap layer 106 and an InGaAs/InGaAsP quantum well active layer 105 at the mesa side face adjacent to the block layer 107, resulting in that the cap layer 106 and the active layer 105 become disordered with diffusion of Se into an InGaAsP mixed crystal 112.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁(JP)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平9-283846

(43) 公開日 平成9年(1997)10月31日

(51) Int. Cl.⁶

H01S 3/18

識別記号

庁内整理番号

FI

H01S 3/18

技術表示箇所

審査請求 未請求 請求項の数9

FD

(全14頁)

(21) 出願番号 特願平8-114180

(22) 出願日 平成8年(1996)4月11日

(71) 出願人 000006747

株式会社リコー

東京都大田区中馬込1丁目3番6号

(72) 発明者 高橋 孝志

東京都大田区中馬込1丁目3番6号 株式会
社リコー内

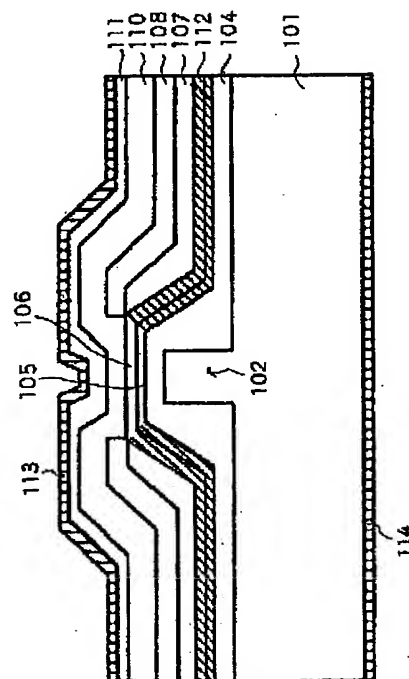
(74) 代理人 弁理士 植本 雅治

(54) 【発明の名称】 半導体レーザの製造方法

(57) 【要約】

【課題】 活性層水平方向にキャリアの閉じ込め機構を有するInGaAsP系半導体レーザを、簡単な製造工程で、かつ、メサエッチングで活性層側面を表面に晒すことなく、製造する。

【解決手段】 Seドーパドn型InPブロック層107は、ドーピング濃度を $2 \times 10^{19} \text{ cm}^{-3}$ 程度に設定することによって、メサ側面にのみ選択的に結晶成長される。また、n型InPブロック層107中のドーパントであるSeが、n型InPブロック層107に隣接したメサ側面のn型InPキャップ層106、InGaAs/InGaAsP量子井戸活性層105に拡散することにより、n型InPブロック層107に隣接したメサ側面のn型InPキャップ層106、InGaAs/InGaAsP量子井戸活性層105がSeの拡散に伴い無秩序化され、InGaAsP混晶112となる。



【特許請求の範囲】

【請求項1】 p型InP基板にメサストライプ構造を形成する工程と、メサストライプ構造が形成されたp型InP基板上に、p型InPクラッド層、量子井戸構造を含むInGaAsP活性層、n型InPキャップ層を順次に形成する工程と、引き続いて、Seドープn型InPブロック層をメサ側面に自己整合的に埋め込んだ後に、p型InPブロック層を形成する工程と、メサ頂上部のp型InPブロック層を除去した後に、全面にn型InPクラッド層、n型InGaAsPコンタクト層を順次に形成する工程とを有し、さらに、Seドープn型InPブロック層に隣接したInGaAsP活性層を無秩序化してInGaAsP混晶にする工程を含むことを特徴とする半導体レーザの製造方法。

【請求項2】 請求項1記載の半導体レーザの製造方法において、Seドープn型InPブロック層を形成後、p型InPブロック層を形成するに先立って、メサ形状に沿ってn型InGaAsP層を形成することを特徴とする半導体レーザの製造方法。

【請求項3】 n型InP基板上にマスク層を被着して、n型InP基板上にメサストライプ構造を形成する工程と、前記マスク層を被着したままで、メサストライプ構造の側面にp型InPブロック層を形成する工程と、前記マスク層を除去した後に、Seドープn型InPブロック層をメサ側面に自己整合埋め込みする工程と、引き続き、量子井戸構造を含むInGaAsP活性層、p型InPクラッド層、p型InGaAsPコンタクト層を順次に形成する工程とを有し、さらに、Seドープn型InPブロック層に隣接したInGaAsP活性層を無秩序化してInGaAsP混晶にする工程を含むことを特徴とする半導体レーザの製造方法。

【請求項4】 請求項3記載の半導体レーザの製造方法において、マスク層を除去した後、Seドープn型InPブロック層を成長するに先立って、メサ形状に沿ってn型InP層を形成することを特徴とする半導体レーザの製造方法。

【請求項5】 請求項3記載の半導体レーザの製造方法において、n型InP基板とp型InPブロック層との間のメサ側面に、電子波を反射する多重量子障壁構造を設けることを特徴とする半導体レーザの製造方法。

【請求項6】 請求項3または請求項4記載の半導体レーザの製造方法において、p型InPブロック層の形成をn型InP基板にp型不純物を拡散することによって形成することを特徴とする半導体レーザの製造方法。

【請求項7】 請求項1乃至請求項4のいずれか一項に記載の半導体レーザの製造方法において、p型InPブロック層に替えて、半絶縁性InPブロック層を形成することを特徴とする半導体レーザの製造方法。

【請求項8】 請求項1乃至請求項7のいずれか一項に記載の半導体レーザの製造方法において、無秩序化した

InGaAsP混晶がInP基板と格子整合するように、活性層に歪量子井戸層と歪バリア層とを設けることを特徴とする半導体レーザの製造方法。

【請求項9】 n型InP基板上にマスク層を形成して、n型InP基板上にメサストライプ構造を形成する工程と、前記マスク層を除去した後に、メサ形状に沿って、n型InPクラッド層、量子井戸構造を含むInGaAsP活性層、p型InP第1クラッド層を形成する工程と、引き続き、Seドープn型InPブロック層をメサ側面に自己整合埋め込みする工程と、引き続き、全面にp型InP第2クラッド層、p型InGaAsPコンタクト層を形成する工程とを有し、前記InGaAsP活性層の厚さは、メサ平坦部に比べてメサ斜面の部分が薄くなっていることを特徴とする半導体レーザの製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、光通信や光接続等に用いられる半導体レーザの製造方法に関し、特に有機金属気相成長法で作製したInGaAsP系材料の半導体レーザを製造する方法に関する。

【0002】

【従来の技術】近年、InGaAsP/InP系半導体レーザは、光ファイバ通信の光源として広く用いられている。その代表的な構造としては、埋め込みヘテロ構造(BH;Buried Heterostructure)が挙げられる。

【0003】図13は特開平7-22692号に示されているBHレーザの一例を示す図である。図13のBHレーザを製造する場合には、まず、MOVPEにより、p-InP基板1上にp-InPクラッド層2を形成した後、アンドープInGaAsP/InGaAsP多重量子井戸(MQW)活性層3、n-InPクラッド層4を順次に形成する。この後、SiO₂膜を被着しフォトリソグラフィ工程を経た後に、SiO₂膜をマスクとしてウェットエッチングにより、変曲点の無い滑らかな側面を有するメサストライプを形成する。次に、SiO₂膜を被着したまま、MOVPEにより、メサストライプ側面をp-InP埋め込み層5、n-InP埋め込み層6、p-InP埋め込み層7、n-InP埋め込み層8で埋め込む。次に、SiO₂膜を除去した後、MOVPEによりn-InP平坦化層9、n-InGaAsPキャップ層10を積層する。その後、SiO₂膜11により電流狭窄部を形成し、しかる後、n電極12を形成する。また、基板1の裏面に、p電極13を蒸着により形成する。

【0004】しかしながら、上述したようなBHレーザにおいては、結晶成長工程を3回行なわなければならないため、プロセスが複雑であり、コスト上昇を招いている。また、1回目の結晶成長で形成したInP層とInGaAsP層の側面が、メサエッチングにより露出す

る。この場合、その後のMOVPEで2回目の埋め込み成長を行なうための昇温時に、InGaAsP活性層側面のAs脱けを防止するために、PH₃に加えてAsH₃を流さなければならないが、InP表面にAsH₃を接触させると、PとAsの置換が発生してしまう。この結果、表面に非常に薄いInAsが形成されたり、点欠陥が発生し、これらはリーク電流の原因となってしまう。なお、このような問題は、蒸気圧の高いV族元素を2つ含むInGaAsP系に特有のものである。

【0005】図14は、特開平6-97588号に示されている他のBHレーザの例を示す図である。図14のBHレーザを製造する場合には、まず、n型InP基板14上にInGaAsP活性層15、p型InPクラッド層16を順次エピタキシャル成長させる。次に、p型InPクラッド層16の上面にストライプ状の誘電体膜を形成し、該誘電体膜をマスクとしたエッチングを行ない、〈111〉方向にストライプ状のリッジを形成する。そして誘電体膜を除去した後に、〈111〉B面を保存する成長条件で、p型InPクラッド層17、p型InPブロック層18、n型InPブロック層19を順次エピタキシャル成長させる。続いて、基板全面に対してp型InPクラッド層20を形成する。

【0006】このBHレーザにおいては、結晶成長工程が2回で済むため、図13に示した構造よりも作製が容易となっている。しかしながら、図14のBHレーザにおいても、1回目の成長後のメサエッチングで活性層側面が露出してしまう点は、図13のBHレーザと同様である。

【0007】活性層側面を露出させない構造として、図15に示すような半導体レーザ構造が提案されている(特開平6-177482号)。図15の半導体レーザでは、p型InP基板1の表面をメサエッチングしてストライプ状のメサ21を形成する。次に、メサ21が形成されたp型InP基板1上に、p型InPクラッド層22と、高濃度にSe(セレン)を含有した半導体電流狭窄層23とを、順次に成長させて、前記メサ21を自己整合埋め込みしてから、引き続きp型InPクラッド層24、InGaAsP活性層25、n型InPクラッド層26、n型InGaAsPコンタクト層27を成長させている。なお、図中の28は電流狭窄用の絶縁膜である。

【0008】図15の半導体レーザ構造では、これを1回の連続した結晶成長で作製できるため、製造工程を非常に簡単化することができ、また、電流狭窄構造は、高濃度にSeをドーピングした層を用いることにより、活性層25の下に自己整合的に形成される。

【0009】

【発明が解決しようとする課題】しかしながら、図15の半導体レーザ構造は、図13、図14に示した構造とは異なり、活性層25の水平方向にキャリアの閉じ込め

機構を有していない。そのため、活性層25に注入されたキャリアは水平横方法に拡散してしまい、図13、図14に示すようなBHレーザに比べて、閾電流を低減することが難しいという問題があった。

【0010】本発明は、活性層水平方向にキャリアの閉じ込め機構を有するInGaAsP系半導体レーザを、簡単な製造工程で、かつ、メサエッチングで活性層側面を表面に晒すことなく(露出させることなく)、製造することの可能な半導体レーザの製造方法を提供することを目的としている。

【0011】

【課題を解決するための手段】上記目的を達成するために、請求項1記載の発明は、p型InP基板にメサストライプ構造を形成する工程と、メサストライプ構造が形成されたp型InP基板上に、p型InPクラッド層、量子井戸構造を含むInGaAsP活性層、n型InPキャップ層を順次に形成する工程と、引き続いて、Seドープn型InPブロック層をメサ側面に自己整合的に埋め込んだ後に、p型InPブロック層を形成する工程と、メサ頂上部のp型InPブロック層を除去した後に、全面にn型InPクラッド層、n型InGaAsPコンタクト層を順次に形成する工程とを有し、さらに、Seドープn型InPブロック層に隣接したInGaAsP活性層を無秩序化してInGaAsP混晶にする工程を含むことを特徴としている。

【0012】また、請求項2記載の発明は、請求項1記載の半導体レーザの製造方法において、Seドープn型InPブロック層を形成後、p型InPブロック層を形成するに先立って、メサ形状に沿ってn型InGaAsP層を形成することを特徴としている。

【0013】また、請求項3記載の発明は、n型InP基板上にマスク層を被着して、n型InP基板上にメサストライプ構造を形成する工程と、前記マスク層を被着したままで、メサストライプ構造の側面にp型InPブロック層を形成する工程と、前記マスク層を除去した後に、Seドープn型InPブロック層をメサ側面に自己整合埋め込みする工程と、引き続き、量子井戸構造を含むInGaAsP活性層、p型InPクラッド層、p型InGaAsPコンタクト層を順次に形成する工程とを有し、さらに、Seドープn型InPブロック層に隣接したInGaAsP活性層を無秩序化してInGaAsP混晶にする工程を含むことを特徴としている。

【0014】また、請求項4記載の発明は、請求項3記載の半導体レーザの製造方法において、マスク層を除去した後、Seドープn型InPブロック層を成長するに先立って、メサ形状に沿ってn型InP層を形成することとを特徴としている。

【0015】また、請求項5記載の発明は、請求項3記載の半導体レーザの製造方法において、n型InP基板とp型InPブロック層との間のメサ側面に、電子波を

反射する多重量子障壁構造を設けることを特徴としている。

【0016】また、請求項6記載の発明は、請求項3または請求項4記載の半導体レーザの製造方法において、p型InPブロック層の形成をn型InP基板にp型不純物を拡散することによって形成することを特徴としている。

【0017】また、請求項7記載の発明は、請求項1乃至請求項4のいずれか一項に記載の半導体レーザの製造方法において、p型InPブロック層に替えて、半絶縁性InPブロック層を形成することを特徴としている。

【0018】また、請求項8記載の発明は、請求項1乃至請求項7のいずれか一項に記載の半導体レーザの製造方法において、無秩序化したInGaAsP混晶がInP基板と格子整合するように、活性層に歪量子井戸層と歪バリア層とを設けることを特徴としている。

【0019】また、請求項9記載の発明は、n型InP基板上にマスク層を形成して、n型InP基板上にメサストライプ構造を形成する工程と、前記マスク層を除去した後に、メサ形状に沿って、n型InPクラッド層、量子井戸構造を含むInGaAsP活性層、p型InP第1クラッド層を形成する工程と、引き続き、Seドープn型InPブロック層をメサ側面に自己整合埋め込みする工程と、引き続き、全面にp型InP第2クラッド層、p型InGaAsPコンタクト層を形成する工程とを有し、前記InGaAsP活性層の厚さは、メサ平坦部に比べてメサ斜面の部分が薄くなっていることを特徴としている。

【0020】

【発明の実施の形態】以下、本発明の実施形態を図面に基づいて説明する。図1は本発明に係る半導体レーザの第1の構成例を示す図である。図1を参照すると、この半導体レーザは、メサストライプ構造102が形成されたp型InP基板101上に、Znドープp型InPクラッド層104、InGaAs/InGaAsP量子井戸活性層105、n型InPキャップ層106、高濃度にSeをドーピングしたn型InPブロック層(Seドープn型InPブロック層)107が順次に形成されている。

【0021】ここで、Seドープn型InPブロック層107は、ドーピング濃度を $2 \times 10^{19} \text{ cm}^{-3}$ 程度に設定することによって、メサ頂上には結晶成長されず、メサ側面にのみ選択的に結晶成長されるようになってい
る。また、n型InPブロック層107中のドーパントであるSeが、n型InPブロック層107に隣接したメサ側面のn型InPキャップ層106、InGaAs/InGaAsP量子井戸活性層105に拡散することにより、n型InPブロック層107に隣接したメサ側面のn型InPキャップ層106、InGaAs/InGaAsP量子井戸活性層105がSeの拡散に伴い無

秩序化され、InGaAsP混晶112となっている。

【0022】また、n型InPブロック層107、InPキャップ層106上には、メサ側面に形成されたn型InPブロック層107との間で逆バイアス接合による電流狭窄機能をもつZnドープp型InPブロック層108と、Seドープn型InPクラッド層110と、SeドープInGaAsPコンタクト層111とが順次に形成されており、また、n型InPコンタクト層111表面にはAuGe/Ni電極113が形成され、また、p型InP基板101裏面にはAuZn/Au電極114が形成されている。

【0023】図2は図1の半導体レーザの製造工程例を示す図である。図2の製造工程例では、先ず最初に、図2(a)に示すように、p型InP基板101上に幅 $1 \mu\text{m}$ 程度のメサストライプ構造102を形成する。このメサストライプ構造102は、フォトリソグラフィ工程によりパターン形成した絶縁膜(SiO_2 膜)103をマスクとしてドライエッチングにより形成できる。

【0024】次に、上記 SiO_2 膜103を除去した後に、図2(b)に示すように、有機金属気相成長法で、Znドープp型InPクラッド層104、InGaAs/InGaAsP量子井戸活性層105、n型InPキャップ層106、Seドープn型InPブロック層107、Znドープp型InPブロック層108を順次エピタキシャル成長させる。

【0025】ここで、量子井戸活性層105は、例えば、厚さ 100 \AA 程度の $\text{In}_{0.53}\text{Ga}_{0.47}\text{As}$ 量子井戸層を厚さ 500 \AA 程度のInGaAsP(バンドギャップ波長 $1.3 \mu\text{m}$)バリア層で挟んだ構成となっている。また、InPキャップ層106の厚さは 50 \AA 程度である。また、Seドープn型InPブロック層107は、ドーピング濃度を $2 \times 10^{19} \text{ cm}^{-3}$ 程度に設定することによって、メサ頂上には結晶成長されず、メサ側面にのみ選択的に結晶成長される。

【0026】次に、図2(c)に示すように、基板全面に SiO_2 膜109を形成し、この SiO_2 膜109をマスクとして、フォトリソグラフィ工程によりメサ頂上部にストライプ窓を開ける。ここで、ストライプ窓の幅はn型InPブロック層107のストライプ幅と同じか、それよりも少し大きくする必要がある。これは、p型InPクラッド層104から活性層105を通して、p型InPブロック層108に抜ける電流のリークが発生しないようにするためである。そして、 SiO_2 膜109をマスクとして、p型InPブロック層108をドライエッチングする。このとき、エッチング底面がn型InPキャップ層106中になるようにする。

【0027】次に、 SiO_2 マスク109を除去した後に、図2(d)に示すように、Seドープn型InPクラッド層110、SeドープInGaAsPコンタクト層111を基板全面に結晶成長させる。ここで、n型In

Pクラッド層110のドーピング濃度は $1 \times 10^{18} \text{ cm}^{-3}$ 程度である。そして、n型InPクラッド層110の成長時間は約2時間程度であり、この間にn型InPブロック層107中のドーパントであるSeが、n型InPブロック層107に隣接したメサ側面のn型InPキャップ層106、InGaAs/InGaAsP量子井戸活性層105に拡散する。このため、n型InPブロック層107に隣接したメサ側面のn型InPキャップ層106、InGaAs/InGaAsP量子井戸活性層105がSeの拡散に伴い無秩序化され、InGaAsP混晶112となる。

【0028】最後に、n型InPコンタクト層111表面にAuGe/Ni電極113を形成し、また、p型InP基板101裏面にAuZn/Au電極114を形成することにより、半導体レーザを得る。

【0029】図2の半導体レーザの製造方法では、InGaAs/InGaAsP量子井戸活性層105は1回目の結晶成長でp型InPクラッド層104とn型InPキャップ層106の間に挟まれるため、活性層側面が露出されることがない。そして、n型InPキャップ層106は、n型InPブロック層107を成長しているときに、メサ頂上部のInGaAsPバリア層表面からAsが脱離することを防止している。これにより、As脱離やAsとPの置換に起因した欠陥が活性層近傍に形成されなくなるため、素子特性の信頼性が向上する。

【0030】また、メサストライプ部への電流狭窄は、メサ側面に形成されたn型InPブロック層107とp型InPブロック層108の逆バイアス接合により行なわれる。そして、メサ側面のInGaAs/InGaAsP量子井戸活性層105は、n型InPブロック層107のドーパントであるSeの拡散により、電流狭窄領域と自己整合的に無秩序化され、混晶112となる。これにより、メサ頂上部の量子井戸層のエネルギーバンドギャップはメサ側面の混晶112のエネルギーバンドギャップよりも小さくなり、活性層の水平方向でキャリアをメサ頂上部に集中させることができる。この結果、素子の閾電流が低減される。

【0031】また、無秩序化していない量子井戸層の屈折率は、無秩序化したInGaAsP混晶112よりも大きくなっていることから、上記のような水平方向におけるキャリアの閉じ込めと同時に、水平方向にメサ頂上部へ光を閉じ込めることができ、安定した単一横モードで発振する半導体レーザを提供できる。

【0032】図3は、図1の半導体レーザの変形例を示す図である。図3の半導体レーザは、図1の半導体レーザ構造において、n型InPブロック層107とp型InPブロック層108との間に、メサ形状に沿って、さらに、n型InGaAsP層201が形成されている。

【0033】図3の半導体レーザも、基本的には、図2(a)乃至(d)の製造工程によって製造できるが、この製

造工程において、n型InPブロック層107を成長後、p型InPブロック層108を形成する前に、メサ形状に沿ってn型InGaAsP層201を成長させる。

【0034】すなわち、図2(c)に示したメサ頂上部のp型InPブロック層108をエッチングする工程において、エッチング深さは、精密には制御しにくい。これに対し、この第2の構成例、工程例では、 SiO_2 109をマスクとして、p型InPブロック層108を薄く残してドライエッチングし、しかる後、塩酸エッチング溶液で薄く残したp型InPブロック層108をウェットエッチングで除去する。この際、塩酸エッチング溶液は、InGaAsPに比べてInPのエッチング速度が速いため、n型InGaAsP層201がエッチングストップ層として働く。これにより、メサ頂上部のp型InPブロック層108を確実に除去でき、かつ、活性層105にまでエッチングが進むのを防止することができる。従って、素子特性のばらつきを小さくできる。

【0035】また、上記n型InGaAsP層201を挿入することにより、量子井戸活性層105とp型InPブロック層108との間隔をn型InGaAsP層201の層厚で制御することができ、量子井戸活性層105とp型InPブロック層108との間隔をn型InGaAsP層201の層厚で離すことにより、p型InPブロック層108のストライプ幅をn型InPブロック層107のストライプ幅より狭くしても、p型InPクラッド層104から量子井戸活性層105を通してp型InPブロック層108に抜けるリーク電流は発生しない。従って、電流狭窄幅をより狭くできるため、メサ頂上部の活性層以外を通して流れる電流成分を少なくでき、素子の閾電流をより一層低減できる。なお、n型InGaAsP層201の層厚を500~1000Åと薄く設定することにより、n型InPブロック層107からn型InGaAsP層201を通してn型InPクラッド層110へ流れる電流広がり抑制している。

【0036】また、図3の構成例において、活性層水平方向のキャリア閉じ込めと、水平横方向の光の閉じ込めに関しては、図1の構成例と同様に行なうことができる。

【0037】図4は、本発明に係る半導体レーザの第2の構成例を示す図である。図4を参照すると、この半導体レーザは、メサストライプ構造102が形成されたp型InP基板301上に、Znドープp型InPブロック層108が形成され、また、メサストライプ構造102上、p型InPブロック層108上に、Seドープn型InPブロック層107、InGaAs/InGaAsP量子井戸活性層105、Znドープp型InPクラッド層104、Znドープp型InGaAsPコンタクト層302が順次に形成されている。また、p型InGaAsPコンタクト層302表面にはAuZn/Au電

極114が形成され、またn型InP基板301裏面にはAuGe/Ni電極113が形成されている。

【0038】ここで、p型InPブロック層108はSiO₂膜103のマスク上には結晶成長されず、SiO₂膜103のマスクで覆われていないメサ側面にのみ結晶成長される。また、Seドープn型InPブロック層107は、ドーピング濃度を $2 \times 10^{19} \text{ cm}^{-3}$ 程度に設定することによって、メサ頂上には結晶成長されず、メサ側面にのみ選択的に結晶成長される。そして、n型InPブロック層107に隣接したメサ側面のInGaAs/InGaAsP量子井戸活性層105には、n型InPブロック層107中のドーパントであるSeが拡散することで、n型InPブロック層107に隣接したメサ側面のInGaAs/InGaAsP量子井戸活性層105がSeの拡散に伴い無秩序化され、InGaAsP混晶112となっている。

【0039】図5は図4の半導体レーザの製造工程例を示す図である。図5の製造工程例では、先ず最初に、図5(a)に示すように、n型InP基板301上に幅2μm程度のメサストライプ102を形成する。このメサストライプ構造102は、フォトリソグラフィ工程によりパターン形成したSiO₂膜103をマスクとしてウェットエッチングにより形成できる。

【0040】次に、上記SiO₂膜103を残したまま、図5(b)に示すように、有機金属気相成長法で、Znドープp型InPブロック層108を選択成長する。SiO₂膜103のマスクを使用した選択成長により、p型InPブロック層108はSiO₂膜103のマスク上には結晶成長されず、SiO₂膜103のマスクで覆われていないメサ側面にのみ結晶成長される。

【0041】次に、図5(c)に示すように、SiO₂マスク103を除去した後に、有機金属気相成長法を用いて、Seドープn型InPブロック層107、InGaAs/InGaAsP量子井戸活性層105、Znドープp型InPクラッド層104、Znドープp型InGaAsPコンタクト層302を順次にエピタキシャル成長させる。この際、Seドープn型InPブロック層107は、ドーピング濃度を $2 \times 10^{19} \text{ cm}^{-3}$ 程度に設定することによって、メサ頂上には結晶成長されず、メサ側面にのみ選択的に結晶成長される。そして、p型InPクラッド層104の成長時間は約2時間程度であり、この間にn型InPブロック層107中のドーパントであるSeが、n型InPブロック層107に隣接したメサ側面のInGaAs/InGaAsP量子井戸活性層105に拡散することで、n型InPブロック層107に隣接したメサ側面のInGaAs/InGaAsP量子井戸活性層105がSeの拡散に伴い無秩序化され、InGaAsP混晶112となる。

【0042】最後に、図5(d)に示すように、p型InGaAsPコンタクト層302表面にAuZn/Au電

極114を形成し、またn型InP基板301裏面にAuGe/Ni電極113を形成することにより、半導体レーザを得る。

【0043】図5の半導体レーザの製造方法では、InGaAsP量子井戸活性層105は、2回目の結晶成長で、n型InP基板301またはn型InPブロック層107とp型InPクラッド層104との間に挟まれるため、表面が露出することがない。

【0044】また、メサストライプ部への電流狭窄は、メサ側面に形成されたp型InPブロック層108とn型InPブロック層107との逆バイアス接合により行なわれる。ここで、p型InPブロック層108は、基板301のメサエッチングに用いたSiO₂膜103のマスクと同じマスクを用いて選択的に成長しているため、図2の工程例に比べてフォトリソグラフィ工程が1回少なくなっている。また、半導体層をエッチングすることなく電流ブロック層を形成している。従って、製造工程がより容易となり、素子特性の再現性や歩留りが向上する。

【0045】また、図4、図5の半導体レーザでは、メサ側面のInGaAs/InGaAsP量子井戸活性層105は、隣接したn型InPブロック層107のドーパントであるSeが拡散することにより、自己整合的に無秩序化されている。これにより、活性層105の水平方向において、メサ頂上部にキャリアと光とを閉じ込めることができる。従って、素子の閾電流を低減することができる。

【0046】図6は、図4の半導体レーザの変形例を示す図である。図6の半導体レーザは、図4の半導体レーザ構造において、n型InPブロック層107とp型InPブロック層108との間に、メサ形状に沿って、さらに、n型InP層401が形成されている。

【0047】図6の半導体レーザも、基本的には、図5(a)乃至(d)の製造工程によって製造できるが、この製造工程において、メサストライプエッチング用のSiO₂膜103のマスクを除去した後、n型InPブロック層107を成長するに先立って、メサ形状に沿ってn型InP層401を成長させる。

【0048】この場合、n型InP層401は、メサ頂上部において、量子井戸活性層105とn型InP基板301との間に挿入されるため、pn接合部分と再成長界面とを分離している。従って、再成長界面の不純物や欠陥が活性層105に及ぼす影響を低減し、素子の信頼性をより一層向上させることができる。

【0049】また、上記n型InP層401が設けられることにより、量子井戸活性層105とp型InPブロック層108との最短距離を、少なくともn型InP層401の層厚だけ離すことができる。これにより、p型InPクラッド104から活性層105を通してp型InPブロック層108に抜けるリーク電流を防止でき

る。そして、上記リーク電流を低減することにより、電流ブロック構造であるpnnpサイリスタ構造のターンオン電圧を増加させることができる。なお、n型InP層401の層厚を厚くしすぎると、n型InP層401内において横方向に電流が広がってしまうので、n型InP層401の層厚としては、例えば1000Å程度にする。

【0050】また、図6の構成例において、活性層水平方向のキャリア閉じ込めと、水平横方向の光の閉じ込めに関しては、図4の構成例と同様となっている。

【0051】また、図7は、図4の半導体レーザの他の変形例を示す図である。図7の半導体レーザは、図4の半導体レーザ構造において、n型InP基板301とp型InPブロック層108との間のメサ側面に、電子波を反射する多重量子障壁構造501がさらに設けられている。この多重量子障壁構造501は、厚さがそれぞれ数原子層のp型GaInAsとp型AlInAsの超格子構造からなっており、電子の入射波と反射波とが強め合う位相になるように設定されている。これにより、入射した電子に対して、InP層よりも実効的に高いエネルギー障壁を形成することができる。また、多重量子障壁構造501は、有機金属気相成長法を用いた選択成長によってメサ側面にのみ形成されており、従って、n型InP基板301のメサ頂上部に比べてメサ側面のエネルギー障壁が高くなっている。これにより、メサ頂上部以外を通して再結合するリーク電流を低減することができる。また、素子の閾電流をより一層低減させることができる。

【0052】また、図8は、図6の半導体レーザの変形例を示す図である。図8の半導体レーザでは、図6に示した半導体レーザ構造におけるp型InPブロック層108に対応するp型ブロック層(p型InPブロック層)を選択成長ではなくn型InP基板301にp型不純物であるZnを拡散したZn拡散領域601として、形成している。この場合には、結晶成長工程が1回のみとなるため、さらに製造が容易となる。

【0053】また、Zn拡散領域601は、メサ側面からメサ頂上部の両側にも拡散される。従って、p型InPブロック層601の間隔を、メサストライプ構造102のメサストライプ幅よりも狭くできるため、より狭い領域に電流を狭窄できる。従って、素子の閾電流をより一層低減することができる。

【0054】一方、図8の構成では、メサ側面からメサ頂上部の両側にp型不純物であるZnを拡散したことにより、活性層105とp型InPブロック層601とが最近接する面積が増加し、p型InPクラッド層104から活性層105を通してp型InPブロック層601に抜けるリーク電流が増加する恐れがある。これを防止するために、図8の構成では、n型InPブロック層107を成長するに先立って、メサ形状に沿ってn型InP層401を成長させている。

【0055】また、図9は、図6の半導体レーザの他の変形例を示す図である。図9の半導体レーザでは、図6に示した半導体レーザ構造におけるp型InPブロック層108にかえて、半絶縁性FeドーピングInPブロック層701を成長させている。図9の半導体レーザでは、半絶縁性FeドーピングInPブロック層701がメサ側面に形成されることによって、メサストライプ構造102に電流が集中する構造となっている。

【0056】pn逆バイアス接合を含む素子では、高周波変調した場合にpn逆バイアス接合部の寄生容量が大きいため、緩和振動周波数を高くできない。これに対して、電流ブロック構造として、pnnpサイリスタ構造ではなく、図9のように半絶縁層を用いた場合には、寄生容量を小さくでき、素子の変調周波数を高くすることができる。

【0057】また、Feをドーパントに用いた半絶縁性InPブロック層では、正孔を捕獲しないことが知られている。図9の構造によれば、半絶縁性FeドーピングInPブロック層701はp型InPクラッド層104と接触していないため、正孔のリークが発生しない。

【0058】さらに、図9の半導体レーザでは、n型InPブロック層107を成長するに先立って、n型InP層401を成長することにより、活性層105と半絶縁性FeドーピングInPブロック層701との接触を防止し、半絶縁性InPブロック層701中のFeが活性層105に拡散して発光特性を劣化させる事態が生ずるのを防止している。

【0059】上述した各構成例、各変形例の半導体レーザの特徴は、メサ側面に自己整合的に形成したSe高濃度ドーピングn型InP層107を用いて、量子井戸活性層105を無秩序化することにより、電流狭窄構造と自己整合的に水平方向のキャリアと光の閉じ込めとを実現することにある。従って、InGaAsP量子井戸構造105を無秩序化する工程は重要である。このとき、InP基板301と格子整合している量子井戸活性層105のInGaAsP量子井戸層とInGaAsPバリア層を無秩序化させた場合には、無秩序化により形成されたInGaAsP混晶112は必ずしもInP基板301と格子整合しなくなる。この場合、格子整合していないInGaAsP混晶112の層厚が臨界膜厚以上になると、界面に転位が発生してしまい素子特性を劣化させてしまう。図10(a)は、このような問題が生ずるのを回避する半導体レーザの構成例を示す図である。

【0060】図10(a)を参照すると、この半導体レーザは、全体的には、図6の半導体レーザと同様の構造のものとなっているが、量子井戸活性層について、図6の半導体レーザと構造を異にしている。図10(b)は図10(a)の半導体レーザの量子井戸活性層801の構成を示す図であり、図10(b)を参照すると、図10(a)の半導体レーザの量子井戸活性層801には、歪量子井戸

層802と歪バリア層803が設けられている。なお、各々の層厚は臨界膜厚より小さい値としている。また、図8(b)中の804はInGaAsP光導波層であり、InP基板301と格子整合した厚さ1000Å程度の $\text{In}_{0.72}\text{Ga}_{0.28}\text{As}_{0.61}\text{P}_{0.39}$ 結晶から成っている。

【0061】図10(b)において、歪量子井戸層802としては、例えば $\text{In}_{0.60}\text{Ga}_{0.40}\text{As}$ 結晶が用いられ、また、歪バリア層803としては、例えば $\text{In}_{0.83}\text{Ga}_{0.17}\text{As}_{0.23}\text{P}_{0.77}$ 結晶が用いられる。そして、歪量子井戸層802は、例えば、厚さが50Å程度で4層10程度のもとなっており、また、歪バリア層803は、例えば、厚さが50Å程度で5層程度のもとなっている。この場合、歪量子井戸層802は、InP基板301に対して0.5%程度の圧縮歪を受け、一方、歪バリア層803は、InP基板301に対して0.47%程度の引張歪を受ける。

【0062】上記のような量子井戸活性層801(すなわち、歪量子井戸層802と歪バリア層803を積層させた超格子構造)をSeの拡散で無秩序化して形成したInGaAsP結晶805の組成は、光導波層804の20組成とほぼ一致する。これにより、無秩序化されたInGaAsP混晶805の界面から発生する転位を抑制して、素子特性の信頼性を向上させることができる。また、圧縮歪量子井戸構造を活性層に用いることにより、InGaAs層のオージェ再結合確率の低減、価電子帯間吸収の低減、微分効率の向上が図れ、これにより、閾電流をより一層低下させることができる。

【0063】図11は、本発明に係る半導体レーザの他の構成例を示す図である。図11の半導体レーザは、n型InP基板301上にメサ構造901が形成され、メサ構造901が形成されたn型InP基板301上に、30n型InPクラッド層110、InGaAs/InGaAsP量子井戸活性層902、p型InP第1クラッド層903、Seドープn型InPブロック層107、p型InP第2クラッド層904、p型InGaAsPコンタクト層302が順次に形成されている。また、p型InGaAsPコンタクト層302表面にはAuZn/Au電極114が形成され、またn型InP基板301裏面にはAuGe/Ni電極113が形成されている。

【0064】図12は図11の半導体レーザの製造工程40例を示す図である。図12の製造工程例では、先ず最初に、図12(a)に示すように、n型InP基板301上に、ストライプ状の窓を開けた SiO_2 膜102のマスクを形成する。ここで、 SiO_2 膜102のマスクのストライプ状窓のストライプ幅は、例えば3μm程度である。

【0065】次に、図12(b)に示すように、有機金属気相成長を用いた選択成長により、 SiO_2 膜102が50除去されてn型InP基板301表面が露出している領域(ストライプ状の窓の領域)に、順メサ構造901を形

成する。このとき、 SiO_2 膜102のマスク上には結晶成長が起こらないようにする。形成したメサ構造901斜面の結晶面は(111)B面となっている。

【0066】次に、 SiO_2 膜102のマスクを除去した後、図12(c)に示すように、有機金属気相成長法により2回目の結晶成長を行なう。すなわち、メサ構造901が形成された基板301上に、n型InPクラッド層110、InGaAs/InGaAsP量子井戸活性層902、p型InP第1クラッド層903、Seドープn型InPブロック層107、p型InP第2クラッド層904、p型InGaAsPコンタクト層302を順次に形成する。ここで、Seドープn型InPブロック層107は、Seのドーピング濃度を $2 \times 10^{19} \text{cm}^{-3}$ 程度に設定することによって、メサ頂上には結晶成長されず、自己整合的にメサ側面のみ選択的に結晶成長される。また、量子井戸活性層902においては、メサ斜面の層厚がメサ平坦部の層厚よりも薄くなるように形成される。

【0067】最後に、図9(d)に示すように、p型InGaAsPコンタクト層302表面にAuZn/Au電極114を形成し、またn型InP基板301裏面にAuGe/Ni電極113を形成することにより、半導体レーザを得る。

【0068】図12の半導体レーザの製造方法では、InGaAsP量子井戸活性層902は、2回目の結晶成長でn型InPクラッド層110とp型InP第1クラッド層903の間に挟まれるため、表面が露出することがない。

【0069】また、メサストライプ部への電流狭窄は、p型InPクラッド層903、904とn型InPブロック層107との逆バイアス接合により行なわれる。また、n型InPブロック層はメサ側面に自己整合的に形成されているため、フォトリソグラフィ工程が1回で済み、マスクパターン合わせをする必要がない。従って、製造が容易となる。

【0070】図11、図12の半導体レーザの製造工程は、量子井戸活性層を無秩序化する工程を含まない。図11、図12の半導体レーザでは、量子井戸活性層を無秩序化せずとも、メサ頂上部へのキャリアの閉じ込めを次のようにして行なうことができる。すなわち、図11、図12の半導体レーザでは、メサ斜面の量子井戸活性層厚は、メサ斜面の量子井戸活性層厚よりも薄くなるように形成されており、そのため、メサ斜面の量子井戸の基底準位はメサ平坦部の量子井戸の基底準位よりも高くなる。従って、メサ頂上部の量子井戸活性層は、エネルギーバンドギャップがより大きいメサ斜面の量子井戸活性層で挟まれることになる。これにより、活性層に注入されたキャリアをメサ頂上部に閉じ込めることができる。なお、メサ斜面の量子井戸層の層厚が薄いほど、量子準位が高くなり、キャリアの閉じ込め効果は大きくな

る。ただし、メサ斜面にInGaAs/InGaAsP量子井戸活性層902を全く成長させないと、活性層成長中にメサ斜面はn型InPクラッド層110が露出したままになってしまう。そのため、露出したInP層表面がAsH₃にさらされて、PとAsの置換が発生してしまい、前述したような従来と同様の問題が生じてしまう。従って、メサ斜面にも、例えば10~20Å程度のInGaAsP層を形成することが重要である。

【0071】また、図11、図12の半導体レーザでは、量子井戸活性層が屈曲導波路を形成しているため、光は、実屈折率差によりメサ頂上部に(水平方向に)閉じ込められる。すなわち、水平方向の光の閉じ込めを行なうことができる。従って、この半導体レーザは、水平横モードが単一モードで安定して発振する。

【0072】

【発明の効果】以上に説明したように、請求項1乃至請求項9記載の発明によれば、量子井戸構造を含むInGaAsP活性層がInP層に挟まれており、その側面が露出することがない。従って、活性層成長後にInP層を成長する場合にも、活性層のAs抜けを防止するためにAsH₃を流す必要がなく、PとAsの置換が発生しない。これにより、活性層近傍に格子不整合の大きいInAs層が形成されたり、欠陥が発生せず、素子特性の信頼性を向上できる。

【0073】また、請求項1乃至請求項8記載の半導体レーザの製造方法では、メサ側面の量子井戸を含む活性層が、これに隣接するSeドープn型InP層からドーパントであるSeが拡散することにより、無秩序化される。これにより、メサ頂上部の活性層のエネルギーバンドギャップはメサ側面の活性層のエネルギーバンドギャップよりも小さくなり、キャリアを水平方向においてメサ頂上部に閉じ込めることができ、素子の閾電流を低減することができる。また、これと同時に、無秩序化されていない量子井戸構造は、無秩序化されたInGaAsP混晶よりも屈折率が大きくなるため、光をも、水平方向においてメサ頂上部に閉じ込めることができる。

【0074】また、上記Seドープn型InP層は、Seドープ濃度が例えば $8 \times 10^{18} \text{ cm}^{-3}$ 以上に設定されることにより、メサ頂上部には結晶成長せず、メサ側面にのみ形成される。従って、基板に最初にフォトリソグラフィによるエッチング工程で形成したメサストライプ構造に対して、マスクを用いることなく自己整合的にキャリアの閉じ込めと光の閉じ込めとを実現することができ、製造がより容易となり、素子特性の再現性や歩留りを向上させることができる。

【0075】なお、請求項1記載の半導体レーザの製造方法において、メサストライプ構造への電流狭窄は、ドーパメントにSeを用いドーパント濃度を例えば $8 \times 10^{18} \text{ cm}^{-3}$ 以上に設定することによりメサ側面に自己整合的に形成したn型InPブロック層と、基板全面に結

晶成長した後にフォトリソグラフィによるエッチング工程で形成したp型InPブロック層との逆バイアス接合により行なわれる。

【0076】また、請求項2記載の半導体レーザの製造方法では、請求項1記載の製造方法に加えて、Seを高濃度にドーピングしたn型InPブロック層を形成後、p型InPブロック層を形成するに先立って、メサ形状に沿ってn型InGaAsP層を形成することにより、メサ頂上部のp型InPブロック層をエッチングして除去する工程において、上記n型InGaAsP層がエッチングストップ層となり、これによって、エッチング深さを精密に制御でき、素子特性のばらつきを小さくすることができる。また、活性層とp型InPクラッド層との間隔をn型InGaAsP層の層厚で制御して離すことにより、p型InPクラッド層から活性層を通してp型InPブロック層に抜けるリーク電流を防止しかつ電流狭窄幅を狭くできるため、レーザ発振に寄与しない電流成分を低減し、素子の閾電流を低減することができる。

【0077】また、請求項3記載の半導体レーザの製造方法において、メサストライプ部への電流狭窄は、メサ側面にマスクを用いて選択的に結晶成長されたp型InPブロック層と、Seを高濃度にドーピングしてメサ側面に自己整合的に形成したn型InPブロック層との逆バイアス接合により行なわれる。従って、請求項1、2記載の製造方法に比べてフォトリソグラフィ工程が1回少なくなっており、製造がより一層容易となり、素子特性の再現性や歩留まりを向上させることができる。

【0078】また、請求項4記載の半導体レーザの製造方法では、請求項3の製造方法に加えて、メサストライプエッチング用マスクを除去した後、Seドープn型InPブロック層を形成するに先立って、メサ形状に沿ってn型InP層を形成することにより、メサ頂上部においては、活性層とn型InP基板との間に上記n型InP層が挿入され、これによって、pn接合部分と再成長界面とを分離し、素子の信頼性をより一層向上させることができる。また、活性層とp型InPブロック層の最短距離をn型InP層の層厚で制御して離すことができ、p型InPクラッド層から活性層を通してp型InPブロック層に抜けるリーク電流を低減させることができる。これにより、電流ブロック製造であるpnpnサイリスタ製造のターンオン電圧を高くでき、より高出力動作が可能となる。

【0079】また、請求項5記載の半導体レーザの製造方法では、請求項3の製造方法に加えて、n型InP基板とp型InPブロック層との間のメサ側面に、電子波を反射する多重量子障壁構造を設けることにより、この多重量子障壁構造によって、n型InP基板のメサ頂上部以外を流れて再結合するリーク電流を低減させ、素子の閾電流をより一層低減させることができる。

【0080】また、請求項6記載の半導体レーザの製造方法では、請求項3または請求項4の製造方法において選択成長によって形成していたp型InPブロック層を、n型InP基板にp型不純物を拡散することで形成することにより、結晶成長工程が1回のみとなり、製造が極めて容易となりコストを低減できる。また、p型不純物を拡散した領域はメサ側面だけでなくメサ頂上部の両側にも拡散されるため、電流狭窄領域をより狭くでき、閾電流をより一層低減することができる。

【0081】また、請求項7記載の半導体レーザの製造方法では、電流ブロック層として半絶縁性InPブロック層を用いることにより、素子の寄生容量が小さくなり、変調周波数を高くすることができる。

【0082】また、請求項8記載の半導体レーザの製造方法において、量子井戸活性層を無秩序化して形成したInGaAsP混晶がInP基板と格子整合するように、量子井戸層とバリア層のGa組成、As組成を制御している。これにより、無秩序化されたInGaAsP混晶の界面から転位の発生を抑制して、素子特性の信頼性をより一層向上させることができる。

【0083】また、請求項9記載の半導体レーザの製造方法では、メサ斜面の活性層の厚さをメサ平坦部の活性層の厚さよりも薄くなるように形成することにより、メサ頂上部の量子井戸層のエネルギーバンドギャップはメサ斜面の量子井戸層のエネルギーバンドギャップよりも小さくなり、活性層に注入されたキャリアをメサ頂上部に閉じ込めることができ、素子の閾電流を低減することができる。

【0084】さらに、請求項9記載の発明では、電流狭窄を行なうためのSeドープn型InPブロック層をメサ側面に自己整合的に形成するので、キャリアの閉じ込め領域と電流狭窄領域のパターンずれが発生せず、素子特性の再現性や歩留りを向上させることができる。

【図面の簡単な説明】

【図1】本発明に係る半導体レーザの第1の構成例を示す図である。

【図2】図1の半導体レーザの製造工程例を示す図である。

【図3】図1の半導体レーザの変形例を示す図である。

【図4】本発明に係る半導体レーザの第2の構成例を示す図である。

【図5】図4の半導体レーザの製造工程例を示す図である。

【図6】図4の半導体レーザの変形例を示す図である。

【図7】図4の半導体レーザの変形例を示す図である。

【図8】図6の半導体レーザの変形例を示す図である。

【図9】図6の半導体レーザの変形例を示す図である。

【図10】図6の半導体レーザの変形例を示す図である。

【図11】本発明に係る半導体レーザの他の構成例を示す図である。

【図12】図11の半導体レーザの製造工程例を示す図である。

【図13】従来のBHレーザの一例を示す図である。

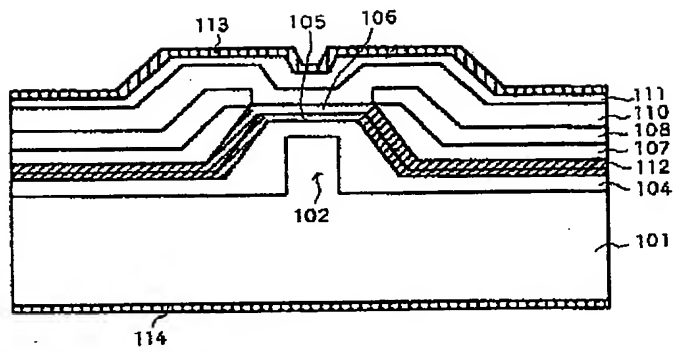
【図14】従来のBHレーザの一例を示す図である。

【図15】従来の半導体レーザの構成例を示す図である。

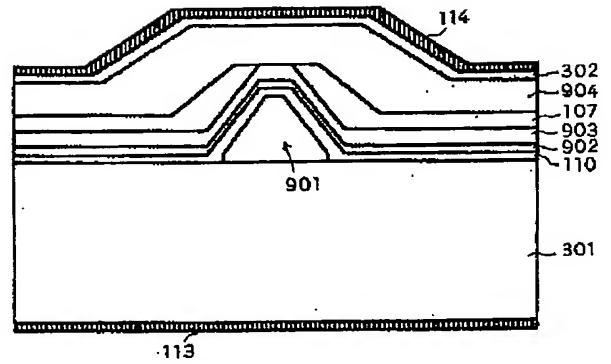
【符号の説明】

101	p型InP基板
102	メサストライプ構造
103	SiO ₂ 膜(マスク)
104	p型InPクラッド層
105	量子井戸活性層
106	n型InPキャップ層
107	n型InPブロック層
108	p型InPブロック層
109	SiO ₂ 膜(マスク)
110	n型InPクラッド層
111	n型InGaAsPコンタクト層
112	InGaAsP混晶化領域
113	n電極
114	p電極
201	n型InGaAsP層
301	n型InP基板
302	p型InGaAsPコンタクト層
401	n型InP層
501	多重量子障壁構造
601	Zn拡散領域
701	半絶縁性FeドープInPブロック層
801	歪量子井戸活性層
802	InGaAs圧縮歪量子井戸層
803	InGaAsP引張歪バリア層
804	InGaAsP光導波層
901	選択成長によるメサストライプ構造
902	量子井戸活性層
903	p型InP第1クラッド層
904	p型InP第2クラッド層

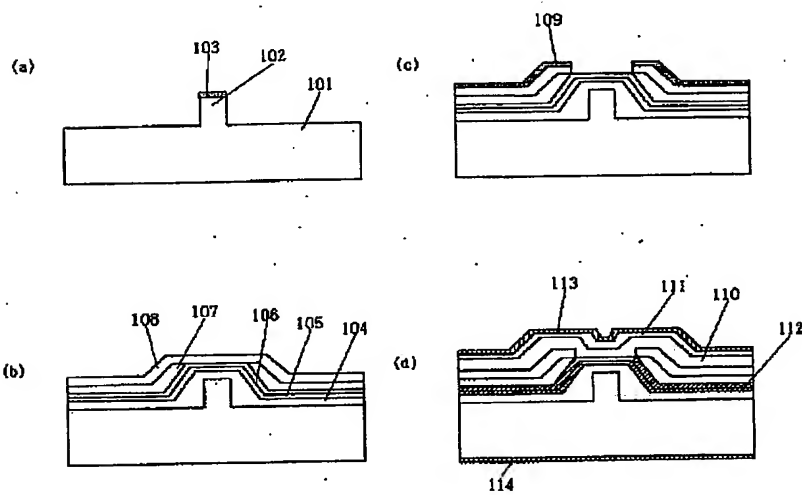
【図1】



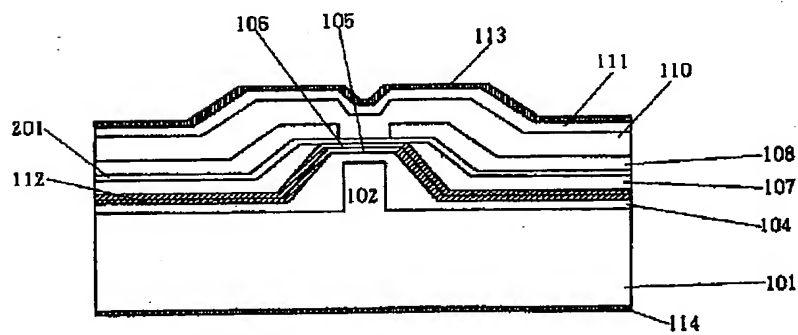
【図11】



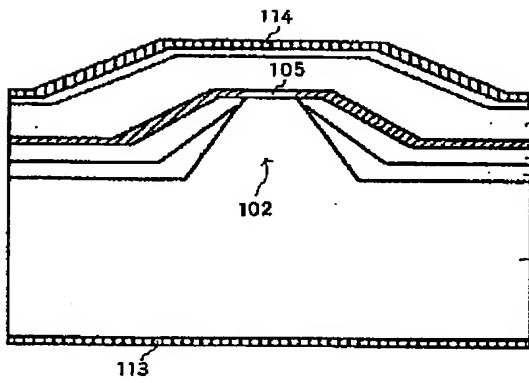
【図2】



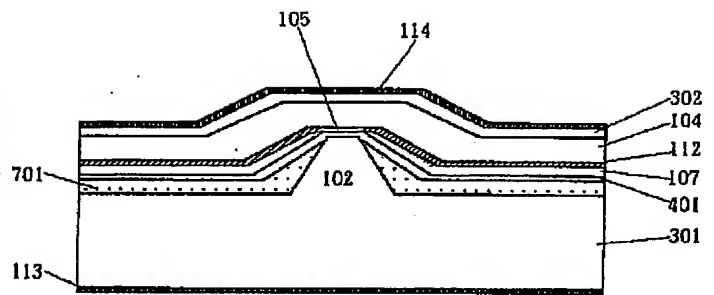
【図3】



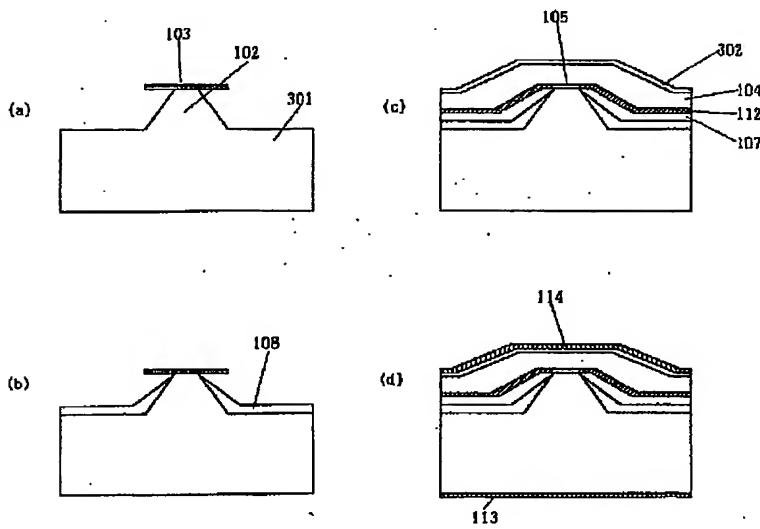
【図4】



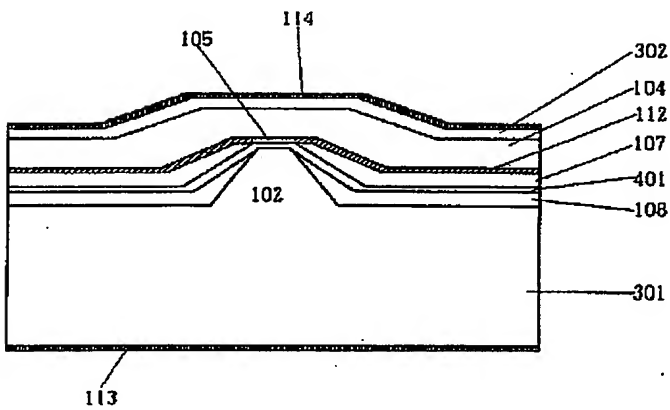
【図9】



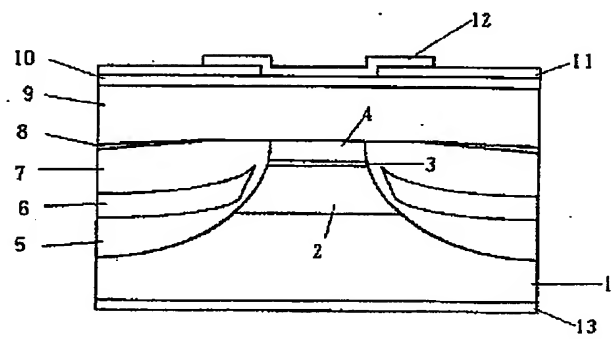
【図5】



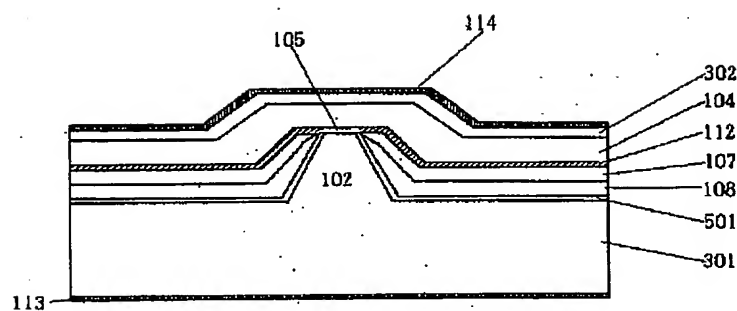
【図6】



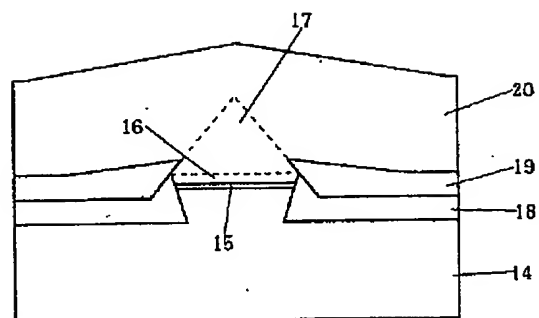
【図13】



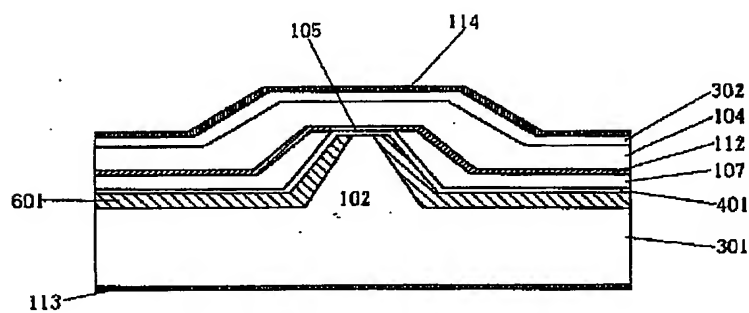
【図7】



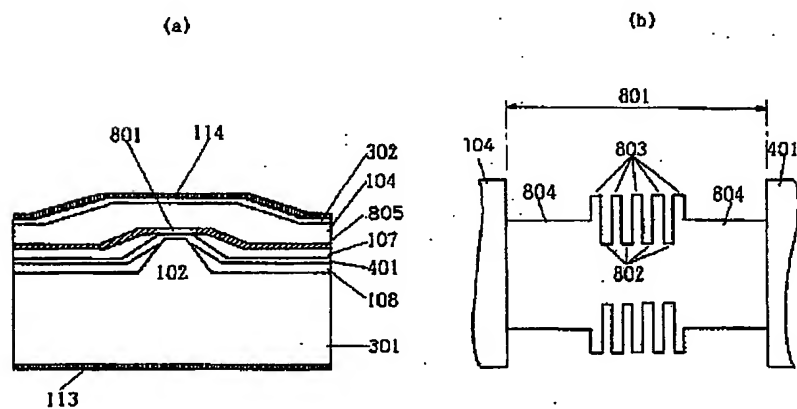
【図14】



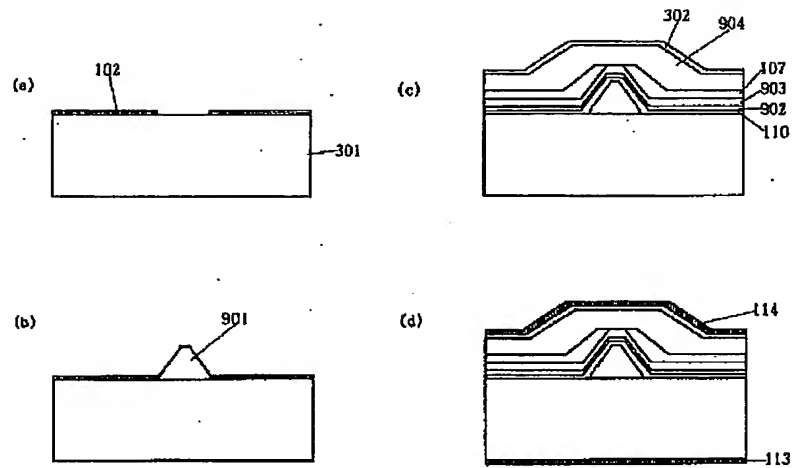
【図8】



【図10】



【図12】



【図15】

